PAT-NO:

JP02001352166A

DOCUMENT-IDENTIFIER: JP 2001352166 A

TITLE:

METHOD FOR MANUFACTURING WIRING

BOARD

PUBN-DATE:

December 21, 2001

INVENTOR - INFORMATION:

NAME

COUNTRY

SASAKI, MASAYUKI KODAIRA, MASAJI

 $A \setminus N$ N/A

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SHINKO ELECTRIC IND CO LTD

 $A \setminus N$

APPL-NO:

JP2000171955

APPL-DATE: June 8, 2000

INT-CL (IPC): H05K003/40, H01L023/12 , H05K003/42

ABSTRACT:

PROBLEM TO BE SOLVED: To easily manufacture a wiring board in which conductive parts electrically connecting wiring patterns formed on the both faces of a core beard are formed in a coaxial line structure.

SOLUTION: A through-hole 40 is formed in a core member 10, and a conductive layer 42 is formed on the inner wall face of the through-hole 40. Then a through-hole component 50 formed like a cylinder which can be inserted into the through-hole 40 by coating the outer peripheral face of a core wire 52 with

resin 54 having electric insulating performance is inserted and fixed into the through-hole 40 on which the conductive layer 42 is formed. Thus, a core board 60 in which conductive parts 42 and 52 electrically connecting wiring patterns formed on the both faces of the core member 10 are formed in a coaxial line structure can be formed of the conductive layer 42 formed on the inner wall of the through-hole 40 and the core wire 52, and the wiring patterns electrically connecting through the conductive parts 42 and 52 formed in the coaxial line structure can be formed.

COPYRIGHT: (C) 2001, JPO

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号 特開2001-352166 (P2001-352166A)

(43)公開日 平成13年12月21日(2001.12.21)

(51) Int.Cl.7		識別記号	FΙ	テーマコード(参考)
H05K	3/40		H O 5 K 3/40	H 5E317
H01L	23/12		3/42	620A
H05K	3/42	620	HO1L 23/12	N

審査請求 未請求 請求項の数5 OL (全 7 頁)

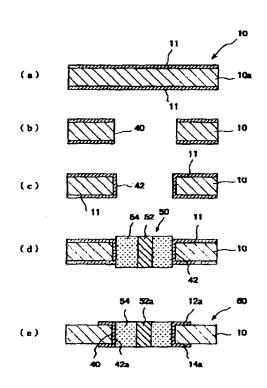
		·
(21)出顧番号	特膜2000-171955(P2000-171955)	(71)出職人 000190688
		新光電気工業株式会社
(22)出顧日	平成12年6月8日(2000.6.8)	長野県長野市大字栗田字舎利田711番地
		(72)発明者 佐々木 正行
		長野県長野市大字栗田字舎利田711番地
		新光震気工業株式会社内
		(72)発明者 小平 正司
		長野県長野市大学栗田宇舎利田711番地
		新光電気工業株式会社内
		(74) 代理人 100077621
		弁理士 綿質 隆夫 (外1名)
		Fターム(参考) 5E317 AA21 AA24 BB12 0C25 0C31
		CD27 CD32 CG11

(54) 【発明の名称】 配線基板の製造方法

(57)【要約】

【課題】 コア基板の両面に形成された配線パターンを 電気的に接続する導通部を同軸線路構造に形成した配線 基板を容易に製造可能とする。

【解決手段】 コア材10に貫通孔40を形成し、該貫通孔40の内壁面に導体層42を形成した後、該導体層42が形成された貫通孔40に、電気的絶縁性を有する樹脂54により芯線52の外周面を被覆して前記貫通孔40に挿入可能な円柱体状に形成したスルーホール部品50を挿入して固定することにより、前記貫通孔40の内壁面に形成した導体層42と芯線52とにより、コア材10の両面の配線パターンを電気的に接続する導通部42、52を同軸線路構造としたコア基板60を形成し、該コア基板60の両面に、該同軸線路構造に形成した導通部42、52を介して電気的に接続する配線パターンを形成する。



2

【特許請求の範囲】

【請求項1】 コア基板の両面に形成された配線パターンがコア基板を貫通して設けられた導通部を介して電気的に接続され、該導通部がコア基板を貫通して形成された貫通孔の内壁面に被着する導体層と、該貫通孔に充填された絶縁樹脂を貫通して形成された内部導体とにより同軸線路構造に形成された配線基板の製造方法において、

1

コア材に貫通孔を形成し、該貫通孔の内壁面に導体層を 形成した後、

該導体層が形成された貫通孔に、電気的絶縁性を有する 樹脂により芯線の外周面を被覆して前記貫通孔に挿入可能な円柱体状に形成したスルーホール部品を挿入して固定することにより、前記貫通孔の内壁面に形成した導体層と芯線とにより、コア材の両面の配線パターンを電気的に接続する導通部を同軸線路構造としたコア基板を形成し、

該コア基板の両面に、該同軸線路構造に形成した導通部 を介して電気的に接続する配線パターンを形成すること を特徴とする配線基板の製造方法。

【請求項2】 貫通孔に導体層を形成し、該導体層に租 化処理を施した後、貫通孔にスルーホール部品を挿入し て固定することを特徴とする請求項1記載の配線基板の 製造方法。

【請求項3】 貫通孔にスルーホール部品を挿入し、加熱して前記樹脂を硬化させてコア材にスルーホール部品を固定することを特徴とする請求項1または2記載の配線基板の製造方法。

【請求項4】 コア材にスルーホール部品を挿入して固定した後に、コア材の両面から突出するスルーホール部 30 品の両端面を研磨し、コア材の表面とスルーホール部品の端面とを同一面に形成することを特徴とする請求項 1、2または3記載の配線基板の製造方法。

【請求項5】 コア基板の両面に形成された配線パターンを電気的絶縁層により被覆し、該電気的絶縁層に下層の配線パターンが底面に露出するビア穴を形成した後、該ビア穴の内面及び電気的絶縁層の表面に導体層を形成し、該導体層を所定のパターンにエッチングして次層の配線パターンを形成することにより、配線パターンを多層に形成することを特徴とする請求項1、2、3または 40 4記載の配線基板の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は配線基板の製造方法 に関し、より詳細にはコア基板の両面に形成された配線 パターンを電気的に接続する導通部を同軸線路構造に形成した配線基板の製造方法に関する。

[0002]

【従来の技術】半導体装置に使用される配線基板には、 樹脂基板等によって形成したコア基板の両面に配線パタ ーンを積層して形成した製品がある。このような配線基板では、コア基板に貫通孔を形成し、貫通孔の内壁面にめっき等により導体層を形成することによってコア基板の両面に形成する配線パターンを電気的に接続するようにしている。コア基板に形成する貫通孔は通常は単孔形状であるが、配線の高密度化を図る目的から、図5に示すように貫通孔の内側に貫通孔と同芯にさらに貫通孔を形成した製品が考えられている。

【0003】図5に示す配線基板は貫通孔の内側にさら 10 に貫通孔を形成した配線基板の従来の構成例を示す。同 図で10がコア材、12a、12b、12cがコア材1 0の一方の面に形成した配線パターン、14a、14 b、14cがコア材10の他方の面に形成した配線パターンである。16は各配線パターンを電気的に絶縁する 電気的絶縁層、18は層間で配線パターンを電気的に接 続するビアである。

【0004】この配線基板において、コア材10の両面に形成した配線パターンを電気的に接続する構成は、コア材10に設けた第1の貫通孔20の内壁面に形成した導体層22と、第1の貫通孔20に充填された絶縁樹脂24を貫通してさらに内側に形成した第2の貫通孔26の内壁面に形成した導体層28とによっている。なお、図示例の配線基板では、貫通孔30の内壁面に設けた導体層32はコア材10の両面に形成した配線パターン12b、14bを電気的に接続している。コア材10の両面に形成する配線パターンを電気的に接続する貫通孔を形成した層までを含めてコア基板という場合は、この第2層目の配線パターン12b、14bを形成した層までがコア基板となる。

30 [0005]

【発明が解決しようとする課題】上記のように、貫通孔の内側にさらに網径の貫通孔を通す構成としているのは、コア基板の両面の配線パターンを電気的に接続する配線を同軸線路構造とすることによって電気特性上のインダクタンスを低減させること、また、単一の貫通孔に複数の導通部を配置することによって配線の高密度化を図ることを目的としている。しかしながら、従来の配線基板の製造方法では工数が長くなるとともに、コア基板に形成する導通部を精度のよい同軸線路構造に形成することが難しいという問題があった。

【0006】図6に、従来の配線基板の製造方法を示す。まず、両面に網箔を被着したコア材10に貫通孔20をあけ(図6(a))、無電解網めっき及び電解網めっきを施して貫通孔20の内壁面に導体層22を形成する(図6(b))。次に、網箔11をエッチングしてコア材10の表面に所定の配線パターン12a、14aを形成し、導体層22によって配線パターン12a、14aを電気的に接続させる(図6(c))。次に、導体層22によって内壁面が被覆されている貫通孔20に絶縁樹脂2

ザ加工等により細径の貫通孔26を形成する(図6 (e))。さらに、貫通孔26の内壁面に導体層28を形 成するため、無電解銅めっき及び電解銅めっきを施し (図6(f))、貫通孔26に絶縁樹脂24を充填する (図6(g))。こうして、貫通孔20の内側にさらに貫 通孔26が形成され、各々の貫通孔20、26の内面が 導体層22、28によって被着されることにより、導体 層22、28が同軸線路構造に形成されたコア基板が得 られる。そして、コア基板の表面にビルドアップ法等に より配線パターンを積層して形成することにより、図5 10 に示すような配線基板を得ることができる。

【0007】なお、上記製造工程で、貫通孔20の内側 面を導体層22によって被覆した後、貫通孔20を絶縁 樹脂24によって充填し、コア材10の表面を電気的絶 緑層によって被覆する方法には2通りの方法がある。図 6(d)は、貫通孔20内に絶縁樹脂24を充填すると同 時にコア材10の表面を絶縁樹脂24a (電気的絶縁 層) によって被覆する方法であり、図6(d)'、(d)"は 貫通孔20に絶縁樹脂24を充填した後、コア材10の 表面を電気的絶縁層24bによって被覆する方法を示 す。

【0008】このように、貫通孔の内側にさらに貫通孔 を形成する従来の製造工程は工数がかかるという問題と ともに、高密度配線を可能にするため300μm程度の 径寸法の貫通孔内にさらに貫通孔を形成するから、外側 の貫通孔に形成する導体層と内側の貫通孔に形成する導 体層が電気的に短絡しないようにすることが難しいとい う問題がある。内側の貫通孔を形成するためには外側の 貫通孔内に充填した絶縁樹脂に正確に貫通孔をあけなけ ればならないし、絶縁樹脂に気泡が巻き込まれていたり 30 すると外側の貫通孔に形成された導体層と内側の貫通孔 に形成された導体層が電気的に短絡するといったことが 生じるからである。また、内側の貫通孔がきわめて細径 であるため、この貫通孔内に絶縁樹脂を確実に充填する ことが難しいという問題もある。

【0009】本発明はこれらの問題を解消すべくなされ たものであり、コア基板の両面に形成される配線パター ンを電気的に接続する導通部を確実に同軸線路構造に形 成することができ、配線パターンの高密度化を効果的に 図ることができるとともに信頼性の高い配線基板を提供 40 することができる配線基板の製造方法を提供することを 目的とする。

[0010]

【課題を解決するための手段】上記の目的を達成するた め、本発明は次の構成を備える。すなわち、コア基板の 両面に形成された配線パターンがコア基板を貫通して設 けられた導通部を介して電気的に接続され、該導通部が コア基板を貫通して形成された貫通孔の内壁面に被着す る導体層と、該貫通孔に充填された絶縁樹脂を貫通して 形成された内部導体とにより同軸線路構造に形成された 50 させて形成したことにより、コア材の両面の銅箔11が

配線基板の製造方法において、コア材に貫通孔を形成 し、該貫通孔の内壁面に導体層を形成した後、該導体層 が形成された貫通孔に、電気的絶縁性を有する樹脂によ り芯線の外周面を被覆して前記貫通孔に挿入可能な円柱 体状に形成したスルーホール部品を挿入して固定するこ とにより、前記貫通孔の内壁面に形成した導体層と芯線 とにより、コア基板の両面の配線パターンを電気的に接 続する導通部を同軸線路構造としたコア基板を形成し、 該コア基板の両面に、該同軸線路構造に形成した導通部 を介して電気的に接続する配線パターンを形成すること を特徴とする。

【0011】また、前記貫通孔に導体層を形成し、該導 体層に粗化処理を施した後、貫通孔にスルーホール部品 を挿入して固定することにより、スルーホール部品を貫 通孔内に確実に固定することができる。また、前記貫通 孔にスルーホール部品を挿入し、加熱して前記樹脂を硬 化させてコア材にスルーホール部品を固定することを特 徴とする。また、前記コア材にスルーホール部品を挿入 して固定した後に、コア材の両面から突出するスルーホ 20 ール部品の両端面を研磨し、コア材の表面とスルーホー ル部品の端面とを同一面に形成することにより、前記芯 線を介してコア基板の両面の配線パターンを確実に電気 的に接続することが可能になる。また、前記コア基板の 両面に形成された配線パターンを電気的絶縁層により被 覆し、該電気的絶縁層に下層の配線パターンが底面に露 出するビア穴を形成した後、該ビア穴の内面及び電気的 絶縁層の表面に導体層を形成し、該導体層を所定のパタ ーンにエッチングして次層の配線パターンを形成するこ とにより、配線パターンを多層に形成することを特徴と する。

[0012]

【発明の実施の形態】以下、本発明の好適な実施形態を 添付図面に基づいて詳細に説明する。図1、2は本発明 に係る配線基板の製造方法を示す説明図である。図1 (a)は、コア基板を形成するためのコア材10の断面図 を示す。 このコア材10はコア樹脂10aの両面に銅箔 11を被着したものである。 図1 (b)は、コア材10に ドリル加工を施して貫通孔40を形成した状態である。 貫通孔40はその内壁面に形成した導体層を介してコア 基板の両面に形成する配線パターンを電気的に接続する ためのものである。したがって、貫通孔40は、コア基 板に形成する配線パターンの配置にもとづいた所定位置 に形成される。貫通孔40の径寸法は配線の配置密度等 に応じて**適宜選択可能である。本実施形態では200**μ m程度の径寸法に形成した。また、貫通孔40はレーザ 加工等の適宜方法によって形成することができる。

【0013】図1(c)は、貫通孔40の内壁面に無電解 銅めっき及び電解銅めっきを施して導体層42を形成し た状態を示す。貫通孔40の内壁面に導体層42を被着 ホール部品50の樹脂54の外径寸法は貫通孔40と略 同径の200~300 µm、芯線52の径寸法は100

導体層42を介して電気的に導通した状態になる。無電 解銅めっき及び電解銅めっきは貫通孔40の内壁面に導 体層42を形成するために行う操作であり、導体層42 を形成する方法は無電解網めっき及び電解網めっきを施 す方法に限るものではない。たとえば、Pd、Cをシー ディング層として電解銅めっきを施すといった方法によ ることも可能である。

【0014】貫通孔40の内壁面に導体層42を形成し た後、導体層42の表面に粗化処理を施す。粗化処理と は、導体層42の表面を荒らす処理のことであり、貫通 10 孔40に挿入するスルーホール部品と導体層42との密 着性を良好にするために施す。本実施形態では、酸化雰 囲気中でコア材10を加熱し、導体層42を酸化させて 粗化した。導体層42の銅が酸化して黒色に変化するこ とからこの処理を黒化処理ともいう。

【0015】図1(d)は、導体層42が形成された貫通 孔40にスルーホール部品50を挿入し、貫通孔40を スルーホール部品50によって密封した状態である。ス ルーホール部品50は貫通孔40に嵌入可能な円柱体状 に形成した部品であり、銅線等の導線の芯線52の外周 20 面を電気的絶縁性を有する樹脂54によって被覆して形 成したものである。図3(a)にスルーホール部品50の 斜視図を示す。スルーホール部品50は中心に軸線方向 に貫通する芯線52を配置し、芯線52の外周面を樹脂 54によって被覆している。 芯線52はコア基板の両面 に形成される配線パターンを電気的に接続する導通部と なる。

【0016】スルーホール部品50は、図3(b)に示す ような芯線52の外周面を樹脂54によって被覆した長 尺な線材50 aを所定長さに切断して得ることができ る。線材50aを所定長さごと切断することにより、芯 線52はスルーホール部品50の長さ方向に貫通して得 られる。スルーホール部品50の軸線方向の長さ(厚 さ) は、図1(d)に示すように、貫通孔40にスルーホ ール部品50を挿入した状態でスルーホール部品50の 両端面がコア材10の両面から若干延出する長さ、すな わち、コア材10の厚さよりもスルーホール部品50の 厚さがやや厚くなるようにする。これは、芯線52がコ ア基板の両面の配線パターンと確実に電気的に接続でき るように余裕をもたせるためである。

【0017】芯線52の外周面を被覆する樹脂54には 熱硬化性のエポキシ、PPE等の樹脂が使用でき、とく にエポキシ系樹脂が好適に使用できる。 芯線52を樹脂 54により被覆して線材50aを形成する方法として は、芯線52の外面に樹脂を塗布して被覆する方法、液 状樹脂に芯線52をディップして引き上げて被覆する方 法等が利用できる。なお、樹脂54は芯線52を被覆し た状態で半硬化の状態とし、貫通孔40にスルーホール 部品50を挿入した後、150℃~200℃程度に加熱

μm程度である。 【0018】貫通孔40にスルーホール部品50を挿入 し、加熱して固着させた後、スルーホール部品50の両 端面を研磨して、コア材10の表面とスルーホール部品 50の芯線52及び樹脂54の端面とが同一面となるよ うに形成する。次に、コア材10の表面を被覆している 銅箔11をエッチングして配線パターン12a、14a を形成する(図1(e))。配線パターン12aはコア材 10の上面に設けた配線パターンであり、配線パターン 14 aはコア材10の下面に設けた配線パターンであ る。こうして、コア材10の両面に形成される配線パタ ーンを電気的に接続する貫通孔40で、コア材10の両 面の配線パターンを電気的に接続する導体層42と芯線 52によって形成される導通部42a、52aが同軸線

【0019】図2は、ビルドアップ法により、コア基板 60の両面に電気的絶縁層を介して配線パターンを積層 して形成する工程を示す。コア基板の両面に配線パター ンを積層して形成する方法は、従来の多層配線基板の製 造方法と同様である。図2(a)は、コア基板60の両面 に電気的絶縁層62を形成した状態である。電気的絶縁 層62はポリイミド等の樹脂フィルムをコア基板60の 両面に接着して加熱・硬化させる方法、あるいは液状樹 脂をコア基板60の両面にコーティングして加熱・硬化 させる方法によって形成することができる。なお、電気 的絶縁層62と配線パターン12a、14a、及び導通 部52との密着性を良好にするため、電気的絶縁層62 30 を形成する前工程として、配線パターン12a、14a 及び導通部52に粗化処理を施す。

路構造に形成されたコア基板60が得られる。

【0020】図2(b)は、電気的絶縁層62を介して積 層された配線パターンを層間で電気的に接続するための ビア穴64を形成した状態を示す。 ビア穴64は電気的 絶縁層62にレーザ光を照射する方法、あるいは電気的 絶縁層62を感光性樹脂によって形成した場合は露光・ 現像して形成することができる。 図1(c)に示すよう に、スルーホール部品50の端面を研磨して導通部52 aの端面と配線パターン12a、14aの端面とを同一 面に形成したことによってピア穴64を高精度に形成す ることが可能になる。ビア穴64は底面に配線パターン 12a、14a及び導通部52が露出するように形成す

【0021】図2(c)は、無電解網めっき及び電解網め っきを施し、ピア穴64の内面と電気的絶縁層62の表 面に導体層66を形成した状態を示す。ピア穴64の内 面を被覆する導体層は層間で配線パターンを電気的に接 続するピア68となる。なお、ピア穴64を無電解網め っき及び電解銅めっきによって充填するようにしてもよ して完全に硬化させるようにする。本実施形態のスルー 50 い。図示例は、めっきによってビア穴64を充填した例 である。めっき条件を調節する等によりピア穴64をめ っきによって充填するようにすることができる。

【0022】図2(d)は、電気的絶縁層62の表面を被 覆する導体層66を所定パターンにエッチングして第2 層目の配線パターン12b、14bを形成した状態を示 す。このエッチング操作により、電気的絶縁層62によ り第1層目の配線パターン12a、14aと第2層目の 配線パターン12b、14bとが電気的に絶縁されて積 層されると共に、ピア68を介して第1層目の配線パタ ーン12a、14aと第2層目の配線パターン12b、 14 bとが電気的に接続される。また、コア基板60の 両面の配線パターン12a、12b、14a、14bは 貫通孔40に形成した導通部42aと導通部42aの内 側に導通部42aと同芯に形成した導通部52aを介し て電気的に接続される。

【0023】配線パターンを順次積層して形成していく 場合は、上記方法と同様に、下層の配線パターンを電気 的絶縁層によって被覆し、電気的絶縁層にピア穴を形成 し、ビア穴の内面及び電気的絶縁層の表面に導体層を形 成し、導体層をエッチングして次層の配線パターンを形 20 成するという操作を繰り返していけばよい。

【0024】以上説明した配線基板の製造方法において もっとも特徴的な構成は、貫通孔40にスルーホール部 品50を挿入してコア基板の両面の配線パターンを電気 的に接続する導通部42a、52aを同軸線路構造に形 成する点にある。配線基板の製造工程から見た場合、貫 通孔40にスルーホール部品50を挿入して導通部を同 軸線路構造に形成する方法は、貫通孔40に絶縁樹脂2 4を充填し、絶縁樹脂24にさらに貫通孔を形成し、貫 通孔の内壁面に導体層を形成して導通部の同軸線路構造 30 を形成する従来の工程にくらべてはるかに製造工程が簡 略化できるという利点がある。 スルーホール部品50を 使用することによって貫通孔の内側に形成する細径の貫 通孔内に絶縁樹脂を充填するといった必要がない。

【0025】また、スルーホール部品50を使用した場 合は貫通孔40の内側の導通部52aは銅線の芯線52 によって形成されるから、導通部52aの電気的導通の 信頼性が従来のように無電解銅めっき及び電解銅めっき によって導体層を形成した場合よりも高くなるという利 点がある。この結果、導通部52aの径寸法を従来より も細くすることが可能であり、配線の高密度化を図るこ とができるようになる。また、芯線52を被覆する樹脂 54をボイド等の欠陥のない状態で形成することは容易 に可能であり、これによって導通部42a、52aを確 実に電気的に絶縁して、導通部42a、52aの電気的 短絡を防止することが可能になる。また、樹脂54によ る導通部52aの電気的絶縁性が確実になされることか ら、樹脂54の厚さを薄くすることが可能であり、これ によって貫通孔40を細径に形成することが可能とな り、配線の高密度化、製品の小型化を図ることが可能に 50 11 銅箔

なる。

【0026】また、芯線52と樹脂54との厚さを適宜 調節することが可能であることから導通部42a、52 aのインダクタンスを適宜調節することが可能であり、 電気的特性のすぐれた配線基板として提供することが可 能になる。また、上記実施形態では、樹脂54によって 被覆した芯線52は1本のみとしているが、スルーホー ル部品50は上記実施形態の構成のみに限定されるもの ではない。図4(a)は、樹脂54内に複数本の芯線52 を通した例である。スルーホール部品50を複線構造と することによって配線をさらに高密度に配置することが 可能になる。図4(b)は、スルーホール部品50の両端 面に芯線52よりも大径のパッド51を形成した例であ る。スルーホール部品50の端面にパッド51を形成し ておくことにより、芯線52配線パターンとを電気的に 接続するビアの配置を容易にすることができる。 図4 (c)は、芯線52の外周面をスルーホール部品50を貫 通孔40に溶着する温度では溶けない樹脂55によって 被覆し、樹脂55の外周面を前記樹脂54によって被覆 した例である。樹脂55によって芯線52を被覆したこ とにより、スルーホール部品50を加熱して貫通孔40 に固定する際に樹脂54が軟化した場合でも貫通孔40 の内側面の導体層42と芯線52とが電気的に短絡する ことを防止することができる。

[0027]

【発明の効果】本発明に係る配線基板の製造方法によれ ば、上述したように、同軸線路構造を有するコア基板を 容易にかつ確実に製造することができ、製造工程の簡素 化を図って製造コストを低減させることができる。ま た、同軸線路構造を有する導通部を高密度に形成するこ とが可能となり配線基板に形成する配線の高密度化を図 ることが可能となる。また、導通部のインダクタンスを 調節することが可能となり、電気的特性のすぐれた配線 基板を得ることができる等の著効を奏する。

【図面の簡単な説明】

【図1】 本発明に係る配線基板の製造方法において、コ ア基板を形成する工程を示す説明図である。

【図2】本発明に係る配線基板の製造方法においてコア 基板の両面に配線パターンを形成する工程を示す説明図 である。

【図3】スルーホール部品及びスルーホール部品を形成 する線材の斜視図である。

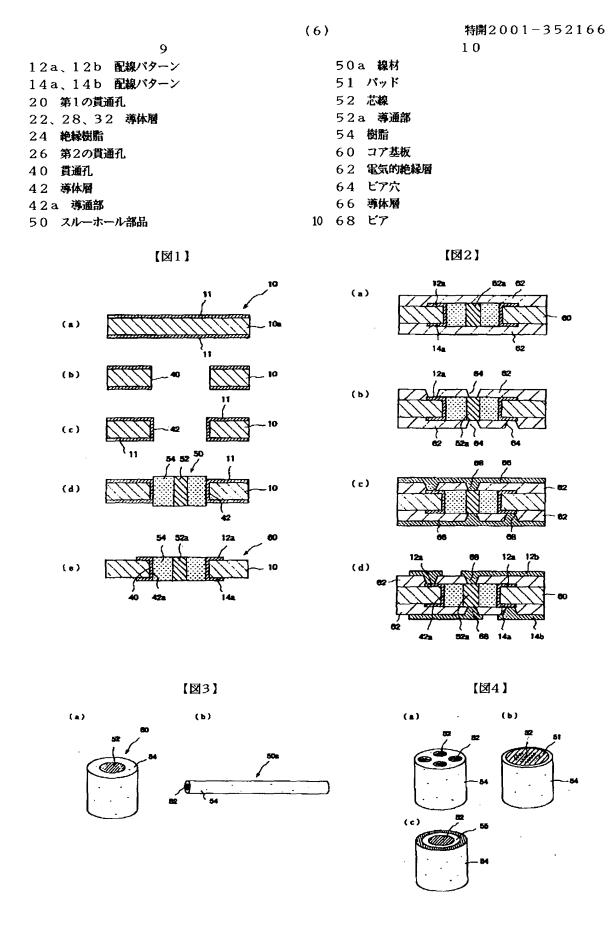
【図4】スルーホール部品の他の構成例を示す斜視図で ある。

【図5】従来の配線基板の構成を示す断面図である。

【図6】従来の配線基板の製造方法を示す説明図であ る。

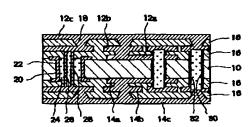
【符号の説明】

10 コア材



• • • •

【図5】



【図6】

